

Docket No.: K-0382

*#RS*  
2  
PATENT 12-28-01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :  
Byung Cheon LEE :  
Serial No.: New U.S. Patent Application :  
Filed: December 28, 2001 :  
For: METHOD OF CONVERTING ATM CELLS IN ATM NETWORK :  
SYSTEM :



TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Assistant Commissioner of Patents  
Washington, D. C. 20231

Sir:

At the time the above application was filed, priority was claimed based on the following application:

Korean Patent Application No. 2000-86760 filed December 30, 2000

A copy of each priority application listed above is enclosed.

Respectfully submitted,  
FLESHNER & KIM, LLP

A handwritten signature in cursive script, appearing to read "Daniel Y.J. Kim".

Daniel Y.J. Kim  
Registration No. 36,186  
Carl R. Wesolowski  
Registration No. 40,372

P. O. Box 221200  
Chantilly, Virginia 20153-1200  
703 502-9440

Date: December 28, 2001

DYK/CRW:cre

# 대한민국 특허청

## KOREAN INTELLECTUAL PROPERTY OFFICE

J1036 U.S. PTO  
10/029302



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 특허출원 2000년 제 86760 호  
Application Number PATENT-2000-0086760

출원년월일 : 2000년 12월 30일  
Date of Application DEC 30, 2000

출원인 : 엘지전자주식회사  
Applicant(s) LG ELECTRONICS INC.

2001 년 12 월 17 일

BEST AVAILABLE COPY

특 허 청

COMMISSIONER



CERTIFIED COPY OF  
PRIORITY DOCUMENT



919980000221



10111010000000000000

방 식 심 사 관	담 당	심 사 관

【서류명】 특허출원서

【권리구분】 특허

【수신처】 특허청장

【참조번호】 0078

【제출일자】 2000.12.30

【국제특허분류】 H04B

【발명의 국문명칭】 AAL2/AAL5 변환 장치 및 방법

【발명의 영문명칭】 Apparatus and method for converting AAL2/AAL5

【출원인】

【명칭】 엘지전자 주식회사

【출원인코드】 1-1998-000275-8

【대리인】

【성명】 김용인

【대리인코드】 9-1998-000022-1

【포괄위임등록번호】 2000-005155-0

【대리인】

【성명】 심창섭

【대리인코드】 9-1998-000279-9

【포괄위임등록번호】 2000-005154-2

【발명자】

【성명의 국문표기】 이병천

【성명의 영문표기】 LEE, Byung Cheon

【주민등록번호】 690616-1904413

【우편번호】 431-080

【주소】 경기도 안양시 동안구 호계동 1082-3번지 102호

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다.

대리인

김용인 (인)

대리인

심창섭 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 1 면 1,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 5 항 269,000 원

【합계】 299,000 원

【첨부서류】 1. 요약서· 명세서(도면)\_1통

## 【요약서】

### 【요약】

본 발명은 AAL2/AAL5-프로토콜에 관한 것으로 특히, AAL2에서 AAL5로의 변환과 그 역 변환을 용이하게 하고, 프로토콜 변환에 따른 속도 증가와 오버헤드를 줄이는 AAL2/AAL5 변환 장치 및 방법에 관한 것이다. 이와 같은 AAL2/AAL5 변환 장치는 입력된 AAL2 ATM 셀을 역다중화하여 AAL2 CPS 패킷을 추출하고, 추출된 AAL2 CPS 패킷을 AAL5 송신부로 출력하는 AAL2 수신부와, 상기 AAL2 수신부에서 출력된 AAL2 CPS 패킷을 수신하고, 수신된 AAL2 CPS 패킷을 AAL5 ATM 셀로 조립하여 출력하는 AAL5 송신부와, AAL5 ATM 셀이 수신되면 수신된 AAL5 ATM 셀을 패킷 형태로 분해함과 동시에 AAL2 송신부로 출력하는 AAL5 수신부와, 상기 AAL5 수신부에서 출력된 패킷을 수신하고, 수신된 패킷을 AAL2 ATM 셀로 변환하고 다중화하여 출력하는 AAL2 송신부로 구성된다.

### 【대표도】

도 2

### 【색인어】

AAL2, AAL5

## 【명세서】

### 【발명의 명칭】

AAL2/AAL5 변환 장치 및 방법{Apparatus and method for converting AAL2/AAL5}

### 【도면의 간단한 설명】

도 1은 종래 기술에 따른 AAL2/AAL5 변환 구조를 나타낸 블록 구성도

도 2는 본 발명에 따른 AAL2/AAL5 변환 구조를 나타낸 블록 구성도

도 3은 도 2에 보인 SRAM#4의 메모리 번지 구조를 나타낸 도면

도 4는 도 2에 보인 SRAM#3의 메모리 번지 구조를 나타낸 도면

도 5는 본 발명의 AAL5 송/수신 흐름을 나타낸 도면

\*도면의 주요 부분에 대한 부호의 설명\*

100 : AAL2 수신부

103 : AAL5 송신부

104 : CAM#3

105 : SRAM#3

106 : AAL5 수신부

109 : AAL2 송신부

107 : CAM#4

108 : SRAM#4

### 【발명의 상세한 설명】

### 【발명의 목적】

### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

본 발명은 AAL2/AAL5 프로토콜에 관한 것으로서, 특히 AAL2에서 AAL5로 변환  
과 그 역변환을 용이하게 하고, 프로토콜 변환에 따른 속도 증가와 오버헤드를 줄

이는데 적당하도록 한 AAL2/AAL5 변환 방법에 관한 것이다.

일반적으로, AAL(ATM Adaptation Layer)은 여러 가지 상위 애플리케이션의 데이터 단위와 셀에서 통일적으로 다루는 48바이트의 사용자 정보와의 정합 및 조정을 행하는 층이다. 즉, ATM 층은 음성, 영상, 데이터 등의 애플리케이션에 의존하지 않은 사양임에 반하여 AAL은 상위 애플리케이션에 의존하는 프로토콜로 규정할 수 있다.

ATM(Asynchronous Transfer Mode : 비동기식 전송 모드)이란 음성, 영상, 데이터 전부를 하나의 네트워크로 보내는 멀티미디어 통신 네트워크를 실현하는 기술을 말한다.

ATM은 저속도 통신이나 정보량이 적은 통신부터 고속 광대역 통신까지 대역폭을 자유롭게 변경할 수 있는 기술이다. ATM에서는 송신측의 단말에서 수신측의 단말로 보내는 정보를 48바이트 정보에 5바이트의 헤더(Header : 정보의 앞머리에 붙는 수신처 주소)를 덧붙여, 합계 53바이트의 고정길이를 가진 셀 단위로 정보를 보낸다.

ATM네트워크 내로 보내진 셀은 수신처 레이블 정보에 따라 하드웨어에서 고속으로 교환된다. 이것을 자기 라우팅(셀이 레이블 정보에 따라 스스로 가고자 하는 통신 경로를 선택하는 일)이라고 한다. 그래서 목적한 수신측의 단말에 도착한 셀은 레이블 검사를 받고 원래 정보로 구성된다. 정보를 보내면서 통신 중 단위시간당 송신 셀 수를 변화시켜 송신정보량을 자유롭게 바꿀수도 있다.

음성, 데이터, 영상이 복합된 멀티미디어 통신에서는 같은 디지털 정보라 하

더라도 수신측의 미디어 특성에 따라 정보량이 많은 것(예 : 동영상)과 적은 것(예 : 텍스트, 음성 정보)에 있어서 통신 채널에 필요한 대역이 대단히 유동적이라는 유추가 가능하다. 여기에 ATM 네트워크는 정보량에 따라 유동적으로 통신 채널의 대역폭을 마음대로 바꿀 수 있다.

지금까지의 네트워크는 전송매체, 경로, 채널이라는 요소로 구성되어 있었다. 이것이 ATM의 경우, 같은 수신처 레이블 정보를 가진 셀의 송신 개수를 변화시킴으로써 통신 채널의 대역용량을 시간적으로 바꿀 수 있게 되었다.

ATM에서는 데이터를 실제로 운반하는 회선을 가상 채널(VC : Virtual Channel)이라 하고, 여러 가닥의 채널을 다발로 묶은 경로를 가상 패스(VP : Virtual Path)라 한다. VP(가상 패스)의 접속 교환장치는 VPH(Virtual Path Handler : ATM 크로스커넥터)라 하고, VC(가상 채널)의 통신 채널을 중계하는 장치를 VCH (Virtual Channel Handler, 통칭 ATM교환기)라고 한다.

그리고 VPH사이를 연결하는 커넥션을 디지털 섹션이라 하며, 디지털 섹션은 구체적으로 광파이버의 전송매체를 말한다. 이렇듯 ATM 네트워크는 VC, VP, 전송매체 3계층으로 구성된다고 할 수 있고, 이런 구성은 대역 용량을 자유롭게 바꿀 수 있는 유동적인 네트워크를 실현 할 수 있는 것이다. 일반적으로 네트워크 전체의 통신량은 주간에는 상업지구에서 증가하고 야간에는 주택가에서 증가하는 등 유동적인가 하면, 계절에 따라 혹은 통신대지에 따라서도 변동한다. 그런데 ATM에서는 네트워크 내에서 계절이나 주야로 변동하는 통신량에 따라, 그리고 통신하는 상대방의 장소에 따라 가상 패스의 용량을 자유롭게 바꿀 수 있다. 다시 말해서 네트워



크 전체의 최대용량은 정해져 있지만 컴퓨터 센터의 제어에 의해 각각의 지역이나 통신상대의 장소에 따라, 가상 패스의 용량을 자유롭게 바꿀 수 있기 때문에, 때에 따라서 균형적이고 융통성 있는 네트워크로서 운용될 수 있다.

이와 같은 ATM 기술은 공중망(public network)에 음성, 비디오, 데이터 등을 고속으로 전송하기 위한 B-ISDN을 발전시키기 위해 ITU-T Study Group XVIII에서 제안되었다. 그리고 ATM 포럼(forum)의 연구를 통해 ATM은 사설망이나 공중망을 통해 음성, 비디오, 데이터의 전송이 가능하게 되었다. ATM은 오늘날 다양한 벤더들의 장비에서도 상호동작이 가능하도록 표준화를 진행함으로써 계속적으로 발전되고 있다.

ATM 셀(Cell)들은 ATM 스위치(Switch)라 불리는 장치를 통해 ATM네트워크를 통과하는데 ATM 스위치는 다음 스위치에 연결되어있는 출력 인터페이스(output interface)에 셀을 스위치시키기 위해 셀 헤더(Cell Header)에 있는 정보를 분석한다. 이때 셀은 자체적으로 경로를 설정한다.

이하, 종래 기술에 따른 구성 및 동작을 첨부된 도면을 참조하여 설명한다.

도 1은 종래 기술에 따른 AAL2/AAL5 변환 장치를 나타낸 구조이다.

도 1을 참조하면, 종래 AAL2/AAL5 변환 장치는 입력되는 AAL2 패킷을 역다중화하거나 또는 입력되는 AAL2 패킷을 다중화하는 AAL2 송/수신부(10, 12)와, ATM 레벨에서 ATM 셀을 스위칭하는 ATM 스위치(11)로 구성된다.

이와 같이 구성된 AAL2/AAL5 변환 장치의 동작은 다음과 같다.

우선, AAL2 송/수신부(10)에서 AAL2 수신 블록은 AAL2 형태로 다중화되어 입

력되며, 입력된 ATM셀을 역다중화하여 AAL2 CPS 패킷을 추출한다.

이어, 추출한 CPS 패킷을 AAL5 ATM 셀로 변환하여 ATM 레벨에서의 스위칭을 실시하기 위하여 ATM 스위치(11)로 전송한다.

이후, 상기 ATM 스위치(11)는 해당 목적지로 스위칭하여 상기 AAL5 ATM 셀을 AAL2 송/수신부(12)의 송신 블럭으로 전송한다.

이와 같은 AAL2/AAL5 변환 장치는 차세대 이동통신인 IMT-2000 시스템을 구성하는 기지국(BTS)과 기지국 제어국(RNC) 및 메인 교환국(CN)간 호 관련 트래픽 메시지(User Data)(Voice call, data call and Voice call + data call)나 시그널(제어 메시지(control message))을 전송하는데 이용된다.

여기서, 기지국과 기지국 제어국은 E1(2.048Mbps) 라인으로 연결되고, 기지국 제어국과 메인 교환국은 동기전송 모듈 1(이하, STM-1)(155Mbps) 라인으로 연결되어 있고, 기지국과 기지국 제어국 및 메인 교환국 사이에는 53바이트의 ATM 셀이 송수신된다. 이때, E1 라인과 STM-1 라인의 효율적인 사용을 위하여 트래픽 메시지는 AAL2 타입의 ATM 셀을 사용하고, 제어 메시지는 AAL5 타입의 ATM 셀을 사용하여 전송한다.

IMT-2000 시스템에서는 트래픽의 링크 인터페이스는 AAL2로 규정하고, 시그널의 링크 인터페이스로는 AAL5로 규정하였다. 따라서 트래픽과 시그널을 처리하는 모든 프로세서는 AAL2와 AAL5 처리를 할 수 있도록 설계되어 있어야하나 현재 거의 모든 프로세서는 AAL 프로토콜 중에서 하나만을 지원하고 있다. 그와 같이 하나의 프로토콜만을 지원하는 문제점을 해결하기 위하여 현재 AAL5 셀 포맷 부분을 ATM

셀이 아니라 개발자마다 내부적인 포맷에 따라 설계하고 있다. 그러나 그와 같은 내부 포맷(Internal format) 또한 프로세서 혹은 하드웨어로 처리해야 하는 문제와 ATM 표준에 위배된다는 문제가 있었다. 따라서 다른 방법으로 도 1에서 링크 인터페이스에서 오는 AAL2 셀을 AAL2 Rx로 CPS 패킷을 추출하여 다시 AAL5로 변환하고, AAL5로 전송되는 셀을 AAL2로 변환하도록 하였다.

그러나, 이와 같은 종래 기술의 AAL2/AAL5 변환 장치 및 방법은 실시간 프로토콜인 AAL2와 비실시간 프로토콜인 AAL5간 AAL2에서 AAL5로의 변환 및 역변환시 다음과 같은 문제가 발생할 수 있다.

즉, AAL5 페이로드가 41바이트 이상이 될 경우 하나의 패킷이 여러 개의 AAL5 셀로 생성되어 전송되는데 AAL5 길이 필드는 여러 개로 생성되는 AAL5 셀의 맨 마지막에 위치하므로 AAL5 셀을 AAL2로 변환하기 위해서는 AAL5 셀에 담긴 패킷이 모두 도착할 때까지 메모리에 저장하고 있어야 하므로, 메모리 부족 문제점과 상기 저장함으로써 발생하는 셀 전송 지연의 문제점이 있었다.

또한 AAL2를 수신하여 AAL5로 변환하는 과정에서도 AAL5 셀 포맷에 맞추기 위하여 한 패킷 단위로 메모리에 저장해야하며, 셀 전송 지연의 문제도 발생하였다.

#### 【발명이 이루고자 하는 기술적 과제】

본 발명의 목적은 이상에서 언급한 종래 기술의 문제점을 감안하여 안출한 것으로서, AAL2에서 AAL5로의 변환 및 그 역 변환시 프로토콜의 변환을 하드웨어적으로 구현하여 프로토콜의 변환에 따른 셀 전송 속도 향상 및 하드웨어적인 오버헤

드를 줄일 수 있는 AAL2/AAL5 변환 장치 및 방법을 제공하기 위한 것이다.

이상과 같은 목적을 달성하기 위한 본 발명의 일 특징에 따르면, 입력된 AAL2 ATM 셀을 역다중화하여 AAL2 CPS 패킷을 추출하고, 추출된 AAL2 CPS 패킷을 AAL5 송신부로 출력하는 AAL2 수신부와, 상기 AAL2 수신부에서 출력된 AAL2 CPS 패킷을 수신하고, 수신된 AAL2 CPS 패킷을 AAL5 ATM 셀로 조립하여 출력하는 AAL 5 송신부와, AAL5 ATM 셀이 수신되면 수신된 AAL5 ATM 셀을 패킷으로 분해함과 동시에 AAL2 송신부로 출력하는 AAL5 수신부와, 상기 AAL5 수신부에서 출력된 패킷을 수신하고, 수신된 패킷을 AAL2 ATM 셀로 변환하고 다중화하여 출력하는 AAL2 송신부로 구성된다.

그리고 이상과 같은 목적을 달성하기 위한 본 발명의 다른 특징에 따르면, AAL2 수신부에서 AAL5 송신부로 ATM 셀을 송신하는 단계는, AAL2 수신부에서 AAL2 로 멀티플렉싱된 ATM셀을 수신하여 수신된 ATM단에서 CPS-PDU를 추출하는 단계와,

상기 CPS-PDU내의 CPS 패킷을 분리하여 서로 다른 ATM 셀로 생성하는 단계와, 상기 CPS 패킷의 VP/VC와 다음에 들어올 셀의 VP/VC 가 다를 경우, 분리된 CPS 패킷을 저장부에 저장하는 단계와, 상기 CPS패킷을 AAL5 송신부로 전송하는 단계와, 상기 전송된 패킷이 연속된 패킷일 경우 48바이트씩 AAL5로 전송하는 단계를 포함하여 이루어지고, AAL2 송신부에서 AAL5 수신부로 ATM 셀을 송신하는 단계는, AAL5 로 수신된 ATM 셀이 40바이트 이하이면 패킷형태로 변환시켜 AAL2 송신부로 전송하고, 41바이트 이상인 경우 저장부에 저장하는 단계와, 상기 AAL5 수신부에서 전송된 패킷을 CPS 패킷으로 생성하는 단계와, 상기 생성된 CPS 패킷을 CPS-PDU로 생성

하여 53바이트 ATM 셀로 전송하는 단계로 이루어진다.

바람직하게, 사용자용 CPS 패킷은 실시간 데이터이다.

그리고, 상기 연속적인 CPS 패킷에 인덱스를 지정하여 저장한다.

이상과 같은 다른 목적을 달성하기 위한 본 발명의 또 다른 특징에 따르면, 연속되는 AAL5셀의 길이와 가장 최근의 페이로드를 저장하는 단계와, 상기 AAL5셀이 마지막으로 전송되었을 경우, 상기 저장된 길이 정보와 계산해서 전송하는 단계로 이루어진다.

#### 【발명의 구성 및 작용】

이하 본 발명의 바람직한 일 실시 예에 따른 구성 및 작용을 첨부된 도면을 참조하여 설명한다.

도 2는 본 발명에 따른 AAL2/AAL5 변환 장치를 나타낸 도면이다.

도 2를 참조하면, 먼저 AAL2/AAL5 변환 장치는 입력된 AAL2 ATM 셀을 역다중화하여 AAL2 CPS 패킷(CPS-SDU : Common Part Sublayer-Service Data Unit)을 추출하고, 추출된 AAL2 CPS 패킷을 AAL5 송신부(200)로 출력하는 AAL2 수신부(100)와, 상기 AAL2 수신부(100)에서 출력된 AAL2 CPS 패킷을 수신하고, 수신된 AAL2 CPS 패킷을 AAL5 ATM 셀로 조립하여 출력하는 AAL 5 송신부(200)와, AAL5 ATM 셀이 수신되면 수신된 AAL5 ATM 셀을 패킷으로 분해함과 동시에 AAL2 송신부(400)로 출력하는 AAL5 수신부(300)와, 상기 AAL5 수신부(300)에서 출력된 AAL5 ATM 셀을 수신하고, 수신된 AAL5 ATM 셀을 AAL2 ATM 셀로 변환하고 다중화하여 출력하는 AAL2 송신부(400)로 구성된다.

여기서, AAL2 수신부(100)와 AAL5 송신부(200)는 AAL2/AAL5 셀을 변환/역변환 및 전송시 임시로 데이터를 저장하기 위한 공간인 에스램(SRAM)(101,201)과, ATM 셀의 가상경로/가상채널(VP/VC) 변환 및 상기 에스램(101, 201)에 데이터를 저장할 때 에스램의 어드레스인 서로 다른 VP/VC값이 존재하기 때문에 에스램의 영역을 VP/VC별로 구분하기 위한 어드레스를 추출하기 위한 테이블이 구성된 CAM(Content Addressable Memory)(102, 202)이 일대일 대응되어 구성된다.

즉, AAL2 수신부(100)에 연결된 에스램(SRAM#1)(101)은 다중화상태로 입력된 ATM 셀(CPS 패킷)을 역다중화하기 위해 필요한 데이터를 임시 저장하고, CAM#1(102)은 다중화된 ATM 셀을 역다중화하기 위해 필요한 파라미터를 저장하고 있다.

그리고, AAL5 송신부(200)에 연결된 에스램(SRAM#3)(201)에는 AAL5 송신부(200)의 길이 필드와 CRC 필드는 저장되고, 유료부하(USER DATA)는 즉시 출력한다. 이와 같은 AAL5 송신부(200)에 연결된 에스램(SRAM#3)(201)의 구조는 도 4에서 상세히 설명하기로 한다. 그리고 CAM#3(202)은 CPS 패킷을 AAL5 ATM 셀로 변환하기 위해 필요한 파라미터를 저장하고 있다.

그리고 AAL5 ATM 셀을 수신하는 AAL5 수신부(300)의 에스램(SRAM#4)(301)은 AAL5 수신부(300)에 수신된 ATM 셀이 More 데이터인지 마지막(final) 데이터인지를 구별해서 more 데이터인 경우 길이 정보와 가장 최근의 유료부하 정보를 저장하고 있으며, 이에 대하여는 도 3에서 상세히 설명하며, ATM 셀의 가상경로/가상채널(VP/VC) 변환 및 상기 에스램(201)에 데이터를 저장할 때 에스램

의 어드레스인 서로 다른 VP/VC값이 존재하기 때문에 에스램의 영역을 VP/VC로 구분하기 위한 어드레스를 추출하기 위한 테이블 CAM#4(302)에 저장된다.

마지막으로 AAL5 셀을 CPS 패킷단위로 수신하여 AAL2 셀로 다중화하여 송신하는 AAL2 송신부(400)와, 상기 수신한 CPS 패킷을 임시 저장하는 SRAM#2(401)와, 상기 CPS 패킷을 AAL2로 송신하기 위한 파라미터를 저장하는 CAM#2(402)로 구성된다.

상기와 같이 구성된 AAL2/AAL5 변환 장치의 동작을 설명하면, AAL2로 다중화된 ATM 셀이 AAL2 수신부(100)로 전송되면, 상기 AAL2 수신부(100)에서는 AAL2로 다중화된 ATM 셀을 역다중화하여 CPS-SDU(Common Part Sublayer-Service Data Unit)를 AAL5 송신부(200)로 전송한다.

이때, 상기 SRAM#1(101)과 CAM#1(102)은 AAL2 셀을 역다중화하기 위해 필요한 파라미터 값과 데이터를 임시 저장하는 공간으로 사용된다.

상기 AAL5 수신부(300)로 전송되어진 CPS-SDU는 AAL5로 변환 되어진다.

이때, AAL5 는 CPS-SDU가 41이상 될 경우 2개 이상의 ATM 셀로 생성된다.

그리고, 상기 CPS-SDU 패킷중 마지막 CPS-SDU가 도착할 때까지 데이터의 길이와 에러정정은 알 수 없다.

그래서, 상기 마지막 CPS 패킷이 전송될 때 까지 이미 전송되어진 셀을 저장해야 하는데, AAL2-VPVC와 CID 별로 길이 필드와 에러정정 필드를 상기 SRAM#3(201)와 SRAM#4(301)에 저장하고, 페이로드는 전송되는 즉시 출력단으로 전송한다.

그러므로 AAL2 수신부에서 AAL2로 멀티플렉싱 된 ATM 셀을 수신하면 CPS-PDU를 추출하는 단계는 CPS-PDU 내의 CPS 패킷을 분리한다. 여기서 CPS 패킷별로 분리하는 것은 하나의 CPS -PDU -내에 CID 값이 다르다는 것을 의미한다.

따라서, CPS 패킷별로 분리하여 AAL5 송신부로 서로 다른 ATM 셀로 생성된다.

상기 모든 동작은 ATM 셀 단위로 동작하기 때문에 CPS-PDU 내에 존재하는 CPS 패킷은 여러 CPS-PDU에 걸쳐서 들어오는 경우가 발생한다.

상기 들어오는 패킷의 N-1번째 들어오는 셀과 N번째 들어오는 셀의 VP/VC 가 서로 다를 경우, N-1번째 들어온 셀중에 분할된 CPS 패킷이 존재한다면 이미시 저장 공간인 에스램에 저장한다.

또한, N번째 N-1 번째 들어온 셀의 VP/VC가 다른 경우 에스램에 저장하는 위치도 달라진다.

다음으로 N+1번째 들어온 셀이 N-1 번째 들어온 VP/VC와 동일하다면 N-1번째 들어온 셀에서 분할된 CPS 패킷과 N+1 번째 들어온 셀의 CPS 패킷을 조합하면 완전한 CPS 패킷을 형성한다.

상기와 같이 추출된 CPS 패킷은 패킷 형태로 변환되어 AAL5 송신부로 전송되며 N+1번째 들어온 셀에서 분할된 CPS 패킷이 존재 한다면 마찬가지로 에스램에 저장한다.

상기 CPS 패킷을 추출한 다음 AAL5 송신단으로 패킷을 전송하게 되는데, 이때 UUI 값을 함께 전송한다. UUI 값이 26이면 파이널(final)데이터이고 27이면 연속되는 데이터이다. UUI값에 따라 AAL5 송신부는 ATM 헤더의 PTI값을 결정한다. 상기



UUI값이 27이면 ATM 헤더의 PTI 값은 000이며 UUI가 26이면 001로 세팅하여 전송한다.

AAL5 송신부에서는 전송된 패킷이 연속된 패킷일 경우 48바이트씩 AAL5로 전송하되 전송할 48 바이트에 대해 CRC와 길이 값을 에스램에 저장하여 관리하며 마지막 데이터가 전송되었을 경우 최종적으로 CRC와 길이를 계산하여 전송한다.

상기 AAL5 송신부에서 에스램은 서로 다른 VP/VC/CID가 전송 되었을 때 CRC, 길이, 데이터를 저장하기 위해 필요하다.

상기 AAL2 수신부와 마찬가지로 서로 다른 VP/VC/CID의 데이터는 에스램의 저장장소, 즉 어드레스가 다르게 저장된다.

AAL5 수신부에서 AAL5셀이 수신부로 수신되었을 때 40바이트 이하일 경우 에스램을 거치지 않고 바로 패킷형태로 변화시켜 AAL2 송신부를 전송한다. 이는 만약 실제 데이터 41바이트일 경우 AAL5셀이 2개로 생성되는데, 첫 번째 생성된 AAL5 셀의 페이로드 42번째부터 48번째는 0으로 패딩(Padding)되며, 두 번째 셀의 페이로드 부분도 모두 0으로 채워진다.

따라서, 41 바이트의 셀이 전송되었을 때 PTI는 000으로 셋팅되어 전송되기 때문에 연속 데이터이다.

상기 패킷을 바로 전송할 경우, 42 번째부터 48번째에 패딩(Padding)된 0은 실제 데이터가 아닌데도 데이터로 간주된다.

그래서, N-1 번째 셀을 에스램에 저장하고 마지막 셀인 N번째가 전송되어졌을 때 길이를 알수 있으므로 어디까지나 실제 페이로드인지 파악한다.

따라서, 상기 N 번째 셀이 마지막 셀이면 N-1 번째 셀은 에스램에 저장하게 된다.

그러나, 41바이트 이상이 될 경우 에스램에 저장한다.

도 3은 도 2에 보인 SRAM#4의 메모리 번지 구조를 나타낸 도면이다.

도 3을 참조하면, 상기 CAM#4와 SRAM#4는 VPVC 변환과 SRAM 인덱스 값을 추출하기 위해 사용된다.

도 4은 도 2에 보인 SRAM#3의 메모리 번지 구조를 나타낸 도면이다.

도 4를 참조하면, MES는 SRAM의 데이터의 존재 여부를 체크하는 필드며, 길이, 에러정정, 페이로드 순으로 저장된다.

이때, 상기 페이로드는 가장 최근에 전송 되어진 셀이 저장되어져 있다.

따라서, 하나의 VPVC에 할당되는 메모리 크지는 64바이트로 할당된다.

도 5는 본 발명의 AAL5 송/수신 흐름을 나타낸 도면이다.

도 5를 참조하면, 길이 필드와 에러정정 필드 등 AAL5 셀의 트레일러는 마지막 셀에 전송됨으로써 AAL2로 전송시 마지막 데이터가 전송되기 전에는 길이를 알 수 없다.

따라서, 모든 데이터를 저장하고 있으면, 메모리 크기와 실시간 서비스에 문제가 발생한다.

그러므로, AAL5로 전송되는 셀은 계속되는 데이터인지 마지막 데이터인지 구별해서 계속되는 데이터일 경우는 2번째 페이로드 전송하고 길이와 가장 최근의 페이로드 첫 번째 데이터는 SRAM에 저장하고 있다.

그리고, 마지막 셀이 전송되어 졌을 때 길이 필드를 계산해서 AAL2 송신 블록으로 전송한다.

**【발명의 효과】**

이상의 설명에서와 같은 본 발명은 패킷의 일부분만 저장해서 변환함으로 메모리 부족 문제와 셀 지연 문제를 해결하는 효과가 있다.

【특허청구범위】

【청구항 1】

입력된 AAL2 ATM 셀을 역다중화하여 AAL2 CPS 패킷을 추출하고, 추출된 AAL2 CPS 패킷을 AAL5 송신부로 출력하는 AAL2 수신부와,

상기 AAL2 수신부에서 출력된 AAL2 CPS 패킷을 수신하고, 수신된 AAL2 CPS 패킷을 AAL5 ATM 셀로 조립하여 출력하는 AAL5 송신부와,

AAL5 ATM 셀이 수신되면 수신된 AAL5 ATM 셀을 패킷으로 분해함과 동시에 AAL2 송신부로 출력하는 AAL5 수신부와,

상기 AAL5 수신부에서 출력된 패킷을 수신하고, 수신된 패킷을 AAL2 ATM 셀로 변환하고 다중화하여 출력하는 AAL2 송신부로 구성됨을 특징으로 하는 AAL2/AAL5 변환 장치.

【청구항 2】

제 1 항에 있어서, 상기 AAL2 수신부와 AAL5 송신부는 상기 AAL2/AAL5 셀을 변환/역변환 및 전송시 임시로 데이터를 저장하기 위한 공간인 제 1, 제 2 에스램(SRAM)과, 상기 ATM 셀의 가상경로/가상채널(VP/VC) 변환 및 상기 에스램에 데이터를 저장할 때 필요한 인덱스 값을 추출하기 위한 테이블이 구성된 제 1 제 2 CAM(Content Addressable Memory)이 각각 연결되고,

상기 AAL5 수신부는 상기 AAL5 수신부에 수신된 ATM 셀이 연속 데이터인 경우, 상기 ATM 셀의 길이 정보와 가장 최근의 유료부하 정보를 저장하고 있는 제 3 에스램과, 상기 ATM 셀의 가상경로/가상채널(VP/VC) 변환 및 상기 제 3 에스램에

데이터를 저장할 때 필요한 인덱스 값을 추출하기 위한 테이블을 저장하고 있는 제 3 CAM이 연결되고,

상기 AAL2 송신부는 상기 수신한 CPS 패킷을 임시 저장하는 제 4 에스램과, 상기 CPS 패킷을 출력하기 위한 파라미터를 저장하는 제 4 CAM과 연결됨을 특징으로 하는 AAL2/AAL5 변환 장치.

### 【청구항 3】

AAL2 수신부에서 AAL5 송신부로 ATM 셀을 송신하는 단계는,

AAL2 수신부에서 AAL2로 멀티플렉싱된 ATM셀을 수신하여 수신된 ATM단에서 CPS-PDU를 추출하는 단계와;

상기 CPS-PDU내의 CPS 패킷을 분리하여 서로 다른 ATM 셀로 생성하는 단계와;

상기 CPS 패킷의 VP/VC와 다음에 들어올 셀의 VP/VC 가 다를 경우 분리된 CPS 패킷을 저장부에 저장하는 단계와;

상기 CPS패킷을 AAL5 송신부로 전송하는 단계와;

상기 전송된 패킷이 연속된 패킷일 경우 48바이트씩 AAL5로 전송하는 단계를 포함하여 이루어지고,

AAL2 송신부에서 AAL5 수신부로 ATM 셀을 송신하는 단계는,

AAL5로 수신된 ATM 셀이 40바이트 이하이면 패킷형태로 변환시켜 AAL2 송신부로 전송하고, 41바이트 이상인 경우 저장부에 저장하는 단계와;

상기 AAL5 수신부에서 전송된 패킷을 CPS 패킷으로 생성하는 단계와;

상기 생성된 CPS 패킷을 CPS-PDU로 생성하여 53바이트 ATM 셀로 전송하는 단계를 포함하여 이루어지는 것을 특징으로 하는 AAL2/AAL5 변환 방법.

【청구항 4】

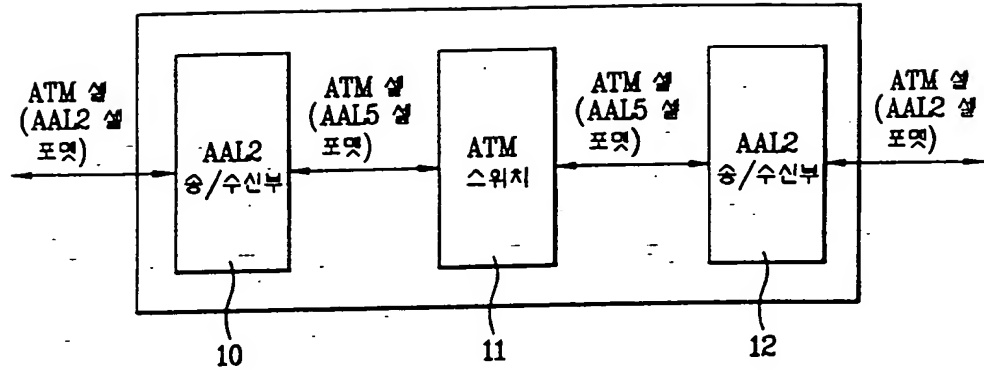
제 3항에 있어서, 상기 사용자용 CPS 패킷은 실시간 데이터임을 특징으로 하는 AAL2/AAL5 변환 방법.

【청구항 5】

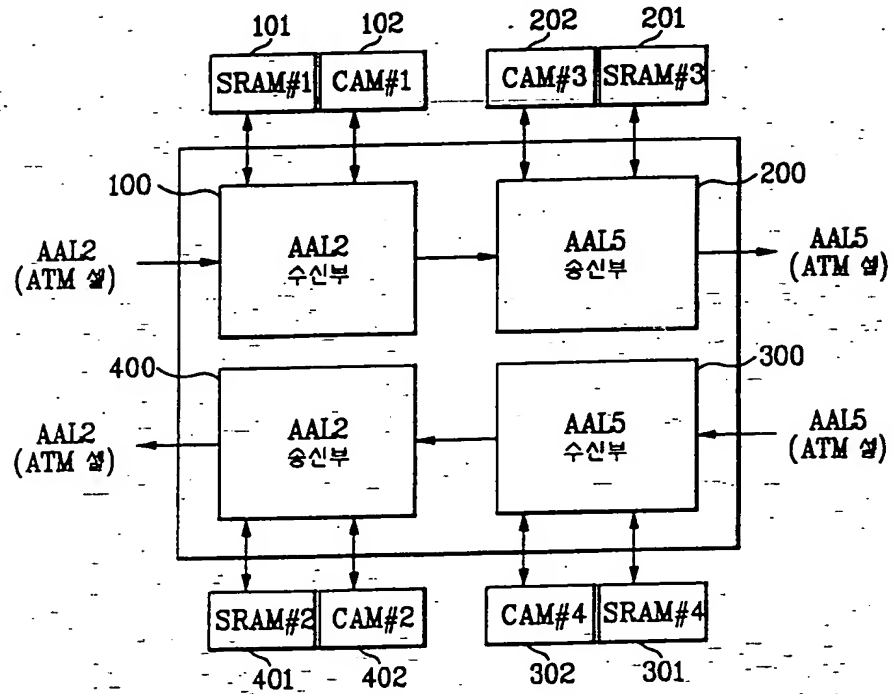
제 3항에 있어서, 상기 연속적인 CPS 패킷에 인덱스를 지정하여 저장하는 것을 특징으로 하는 AAL2/AAL5 변환 방법

【도면】

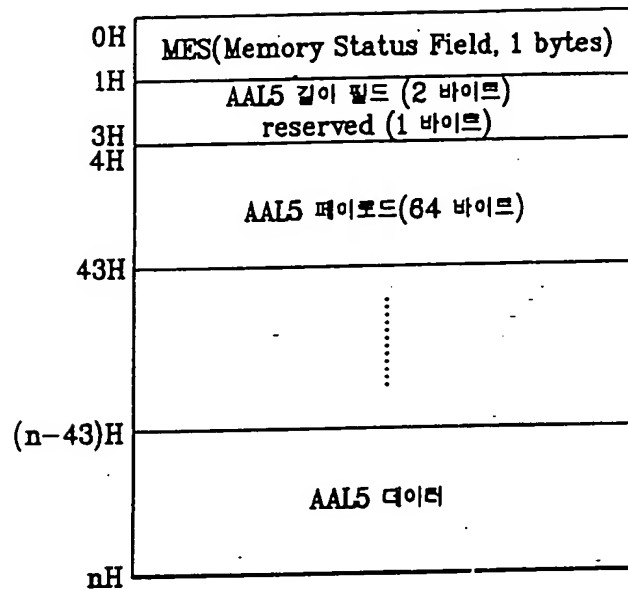
【도 1】



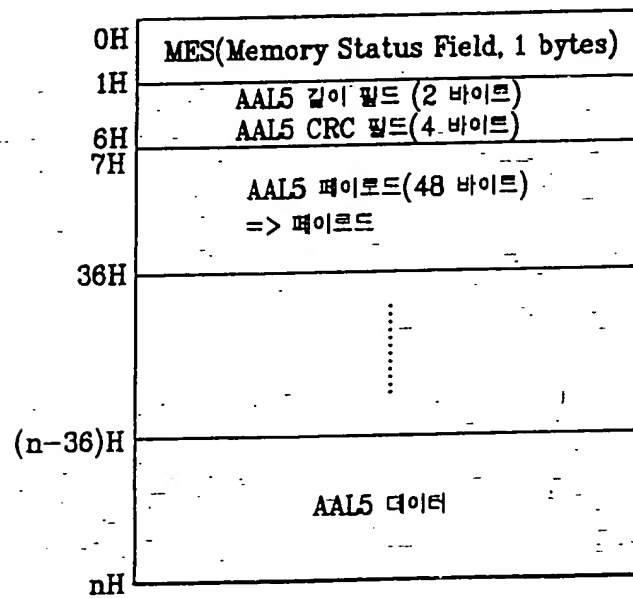
【도 2】



【도 3】



【도 4】





【도 5】

